(19) Weltorganisation für geistiges Eigentum Internationales Büro





(43) Internationales Veröffentlichungsdatum 19. Juni 2003 (19.06.2003)

PCT

(10) Internationale Veröffentlichungsnummer WO 03/050624 A1

(51) Internationale Patentklassifikation7:

(21) Internationales Aktenzeichen:

PCT/EP02/13943

G05B 9/03

(22) Internationales Anmeldedatum:

9. Dezember 2002 (09.12.2002)

(25) Einreichungssprache:

Deutsch

(26) Veröffentlichungssprache:

Deutsch

(30) Angaben zur Priorität:

DE 11. Dezember 2001 (11.12.2001) 101/60/683.4

IDE/DEL: Guerickestrasse 7, 60488 Frankfurt/Main (DE).

(71) Anmelder ttur alle Bestimmungsstaaten mit Ausnahme you USI: CONTINENTAL TEVES AG & CO. OHG (72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): FEY, Wolfgang [DE/DE]; Nesselweg 17, 65527 Niedernhausen (DE). TRASKOV, Adrian [DE/DE]; Hardtbergstrasse 8, 61449 Steinbach (DE). KIRSCHBAUM, Andreas [DE/DE]; Parsevalstrasse 1, 64347 Griesheim (DE).

(74) Gemeinsamer Vertreter: CONTINENTAL TEVES AG & CO. OHG; Guerickestrasse 7, 60488 Frankfurt/Main (DE).

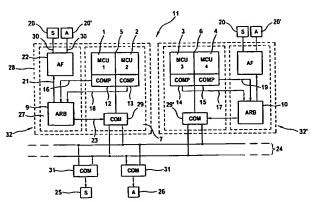
(81) Bestimmungsstaaten (national): CN, DE, JP, KR, US.

(84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, Fl, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR).

[Fortsetzung auf der nächsten Seite]

(54) Title: MULTI-CORE REDUNDANT CONTROL COMPUTER SYSTEM, COMPUTER NETWORK FOR APPLICATIONS THAT ARE CRITICAL WITH REGARD TO SAFETY IN MOTOR VEHICLES, AND USE THEREOF

(54) Bezeichnung: MEHRKERNIGES REDUNDANTES KONTROLLRECHNERSYSTEM, RECHNERVERBUND FÜR SICHERHEITSKRITISCHE ANWENDUNGEN IN KRAFTFAHRZEUGEN SOWIE DESSEN VERWENDUNG



(57) Abstract: The invention relates to a multi-core redundant control computer system (5) comprising at least two control computers (1, 2) that, in addition to respectively having a computer core, are equipped with partially or completely redundant peripheral elements and with partially or completely redundant memory elements and are integrated on a shared chip carrier (28) or on a shared chip (7, 27). The at least two control computers (1, 2) are connected to at least one shared first arbitration unit (9) that monitors the control computers (1, 2) up to an error function. The invention also relates to a computer network (11) consisting of at least two computer blocks (32, 32') that communicate directly or indirectly with one another, whereby at least one computer block (32, 32') contains two control computers (1, 2) that, in addition to respectively having a computer core, are equipped with partially or completely redundant peripheral elements and with partially or completely redundant memory elements and are integrated on a shared chip carrier (28) or on a shared chip (7, 27). The invention additionally relates to the use of the computer network (11) in a vehicle control computer.

(57) Zusammenfassung: Die Erfindung betrifft ein mehrkerniges redundantes Kontrollrechnersystem (5), bei dem mit mindestens zwei Kontrollrechner (1, 2), welche neben jeweils einem Rechnerkern mit teil- oder vollredundanten Peripherieelementen und teiloder vollredundanten Speicherelementen ausgestattet sind, auf einem gemeinsamen Chipträger

[Fortsetzung auf der nächsten Seite]

**REST AVAILABLE COPY** 

#### WO 03/050624 A1



#### Veröffentlicht:

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(28) oder einem gemeinsamen Chip (7, 27) integriert sind, wobei die mindestens zwei Kontrollrechner (1, 2) mit mindestens einer gemeinsamen ersten Arbitrationseinheit (9), welche die Kontrollrechner (1, 2) auf eine Fehlfunktion hin überwacht, verbunden sind. Weiterhin betrifft die Erfindung einen Rechnerverbund (11) aus mindestens zwei miteinander direkt oder indirekt kommunizierenden Rechnerblöcken (32, 32), wobei mindestens ein Rechnerblock (32, 32) zwei Kontrollrechner (1, 2) beinhaltet, welche neben jeweils einem Rechnerkern mit teil- oder vollredundanten Periphericelementen und teil- oder vollredundanten Speicherelementen ausgestattet sind, auf einem gemeinsamen Chipträger (28) oder einem gemeinsamen Chip (7, 27) integriert sind. Des weiteren betrifft die Erfindung die Verwendung des Rechnerverbunds (11) in einem Fahrzeugkontrollrechner.

WO 03/050624 PCT/EP02/13943

Mehrkerniges redundantes Kontrollrechnersystem, Rechnerverbund für sicherheitskritische Anwendungen in Kraftfahrzeugen sowie dessen Verwendung

Die Erfindung betrifft ein mehrkerniges redundantes Kontrollrechnersystem für sicherheitskritische Anwendungen in Kraftfahrzeugen, sowie einen Rechnerverbund gemäß Oberbegriff von Anspruch 9 und dessen Verwendung in einem Fahrzeugkontrollrechner.

Es ist bekannt, für sicherheitskritische Anwendungen/Systeme im Kraftfahrzeug (wie z. B. elektronische Bremssysteme ABS, Elektronisches Stabilitäts-Programm ESP, elektrohydraulische Bremse, brake by wire etc.) Kontrollrechner (Mikrocontroller etc.) einzusetzen. Diese sogenannten elektronischen Regler bzw. Steuergeräte weisen bereits heute je nach Ausführungsvariante physikalische und/oder funktionale Rückfallebenen auf.

Eine hydraulische Rückfallebene wird beispielsweise dadurch realisiert, dass bei einer blockiergeschützten Bremsanlage im Fehlerfall der elektronische ABS-Regler abgeschaltet wird. Die bei abgeschaltetem Regler stromlosen Hydraulikventile sind so konzipiert, dass eine gewöhnlich Bremsung (ohne ABS) weiterhin vorgenommen werden kann. Es kann also bei Ausfall des Systems oder Systemteilen (z. B. Hydraulik bei Bremssystemen) ein Not-/ bzw. eingeschränkter Betrieb gewährleistet werden. Bei Systemen mit mechanischer Rückfallebene (eingeschränkte Funktionalität) genügt es demzufolge, die Kontrollrechner bei Erkennung eines Fehlers (Rechenfehler, Speicherfehler etc.) auszuschalten oder von der Peripherie an geeigneter Stelle abzukoppeln. Dies kann zum Beispiel dadurch erfolgen, dass der Kontrollrechner zwei gleichartige Mikroprozessorkerne umfasst, welche parallel und synchron das gleiche Programm abarbeiten. Bei einer Ab-

#### **BESTÄTIGUNGSKOPIE**

weichung der Rechenergebnisse wird das Rechnersystem abgeschaltet.

In ähnlicher Weise lassen sich funktionelle Rückfallebenen realisieren. Wenn eine komplexe höherwertige Software-Funktion (z. B. ESP) fehlerhaft ist, wird diese stillgelegt, wobei die Software-Funktion mit niedrigerem Rang (z. B. ABS) weiterhin funktionsfähig bleibt.

Der Einsatz von sicherer elektronischer Hardware zur Steuerung und Regelung von Fahrzeugfunktionen in modernen Kraftfahrzeugen nimmt ständig zu. Dabei wird besonders auf eine hohe Ausfallsicherheit bzw. eine fehlertolerante Ausführung (Redundanzkonzept) der elektronischen Steuergeräte geachtet.

Zum Beispiel bei zukünftigen nichthydraulischen Bremssystemen, wie x-by-wire (z. B. elektromechanische Bremse) ist eine physikalische (hydraulische) Rückfallebene, wie sie weiter oben beschriebenen ist, nicht mehr vorhanden. Bei entsprechend ausgeführten Systemen besteht dann das Problem, dass die bisher bekannten selbstabschaltenden elektronischen Steuergeräte nicht mehr eingesetzt werden können.

Aufgabe der vorliegenden Erfindung ist es, ein fehlertolerantes elektronisches Steuergerät anzugeben, welches ausgesprochen ausfallsicher ist und dessen Verfügbarkeit hinsichtlich des Mikroprozessorsystems höher ist, als dies bei bisher bekannten Mikroprozessorkonzepten der Fall ist.

Diese Aufgabe wird durch einen Rechnerverbund gemäß Anspruch 9 gelöst.

In einer vorteilhaften Weiterbildung des erfindungsgemäßen Rechnerverbunds enthält mindestens ein Rechnerblock, insbe-

sondere alle Rechnerblöcke, ein Kontrollrechnersystem gemäß mindestens einem der Ansprüche 1 bis 8. Ein Vorteil des erfindungsgemäßen Rechnerverbunds besteht darin, dass durch Verwendung praktisch identischer Rechnerblöcke, die u. a. Kontrollrechnersysteme enthalten, ein kostengünstig herzustellendes System vorliegt, was auf Grund seines modularen Aufbaus durch geringe Änderungen an herstellerspezifische Anforderungen (z. B. fehlerabschaltendes oder fehlertolerantes Bremssystem) angepasst werden kann. Weiterhin ist mittels des erfindungsgemäßen Rechnerverbunds eine nahezu vollständige Fehlererkennung bei gleichzeitiger Aufrechterhaltung der vollen Funktionalität möglich. Weiterhin kann die Verfügbarkeit des vorgestellten Rechnerverbundes durch Hinzufügen weiterer Kontrollrechnersysteme fast beliebig erhöht werden. Des weiteren zeichnet sich der vorgestellte Rechnerverbund durch einen geringen Chipflächenverbrauch aus.

Eine weitere bevorzugte Ausführungsform des erfindungsgemäßen Rechnerverbundes sieht vor, den Rechnerverbund in sogenannter "Heißer Reserve" zu betreiben, wobei alle Kontrollrechner permanent Daten an einen vorzugsweise redundanten Fahrzeugdatenbus, insbesondere in getrennten Zeitschlitzen/fenstern senden. In einem Fehlerfall schaltet die Arbitrierungseinheit des fehlerhaften Kontrollrechnersystems den Datenfluss der fehlerhaften Einheit zum Fahrzeugdatenbus ab. Somit ist sichergestellt, dass immer nur gültige Daten über den Fahrzeugdatenbus gesendet werden. Der Konsument der Daten, wie z. B. Aktoren oder Sensoren, entscheidet vorzugsweise, welche der redundant übertragenen Informationen verwendet wird.

In einer weiteren bevorzugten Ausführungsform des erfindungsgemäßen Rechnerverbundes liefert nur z.B. das erste Kontrollrechnersystem permanent Daten an den Fahrzeugdatenbus, während das zweite Kontrollrechnersystem zwar dieselben Rechenoperationen durchführt, aber nicht an den Fahrzeugdatenbus angeschlossen ist. Hierbei kann im Fehlerfall der Datenfluss vom ersten Kontrollrechnersystem zum Fahrzeugdatenbus unterbrochen und dieser durch das zweite Kontrollrechnersystem übernommen werden.

In einer weiteren bevorzugten Ausführungsform enthalten die Rechnerblöcke keine Arbitrationseinheiten, sondern sind nur mit einer bzw. mehreren Arbitrationseinheiten verbunden.

In einer anderen bevorzugten Ausführungsform enthält nur ein erster Rechnerblock eine bevorzugt redundante Arbitrationseinheit, wohingegen ein zweiter Rechnerblock, oder mehrere weitere Rechnerblöcke, keine weiteren Arbitrationseinheiten beinhaltet. Bevorzugt ist auch, dass alle Rechnerblöcke mindestens eine, vorzugsweise redundante, Arbitrationseinheit aufweisen.

In einer weiteren Ausführungsvariante des erfindungsgemäßen Rechnerverbundes bzw. des Kontrollrechners sind darin enthaltene Peripherieelemente (Sensoren, Aktoren, etc.) redundant ausgelegt.

In einer weiteren bevorzugten Ausführungsvariante können die Kontrollrechnersysteme zeitsynchron arbeiten. Da jedoch kein vollkommener Gleichlauf der Kontrollrechner erforderlich ist, können die Kontrollrechnersysteme auch zumindest teilweise unsynchronisiert laufen. Eine teilweise Synchronisation kann vorzugsweise durch den Fahrzeugdatenbus, der redundant ausgeführt sein kann, mittels einer Zeitscheibensynchronisation oder anderen geeigneten Synchronisationsmitteln erfolgen.

Vorteilhafterweise können die Kontrollrechnersysteme physikalisch in einem oder mehreren Gehäusen untergebracht sein. Besonders bevorzugt ist die Integration beider Kontrollrechnersysteme in einem elektronischen Steuergerät für das elektronische Bremssystem oder die Aufteilung der Kontrollrechnersysteme in verschiedene Gehäuse des elektronischen Bremssystems. Eine ganz besonders bevorzugte Aufteilung ist die Anordnung des zweiten Kontrollrechnersystems in einem an einen Fahrzeugdatenbus angeschlossenen Gehäuse, welches normalerweise zur Aufnahme der Fahrdynamik-Sensoren eines ESP-Systems vorgesehen ist.

Gegenstand der Erfindung ist ferner ein mehrkerniges redundantes Kontrollrechnersystem gemäß Anspruch 1.

Es ist bevorzugt, den ersten Kommunikationskontroller mit dem ersten Kontrollrechnersystem auf einem ersten Chip zu integrieren, und die erste Arbitrationseinheit zusammen mit einem Peripherietreiber auf einem dritten Chip zu integrieren. Eine Verbindung des ersten Chips mit dem dritten Chip erfolgt hierbei z. B. über Bonddrähte. Der Vorteil der getrennten Chips besteht darin, das z. B. bei Ausfall der Spannungsversorgung des ersten Chips der dritte Chip noch arbeitet, wobei dieser den Ausfall des ersten Chips z. B. daran erkennt, dass eine Fehlermeldung, auf Grund der nichtvorhandenen Rechenergebnisse des ersten Kontrollrechners, an die erste Arbitrationseinheit gelangt, und diese über eine Busabschaltung den ersten Kommunikationskontroller vom Fahrzeugdatenbus abtrennt.

Der Rechnerverbund nach der Erfindung hat den Vorteil, dass das erfindungsgemäße Redundanzkonzept transparent für die Software ist. Es ist ein besonders geringer Software-Anteil (Overhead) nötig, um das Fehlertoleranz-Konzept nach der Er-

WO 03/050624 PCT/EP02/13943

- 6 -

findung auszuführen. Dies trifft besonders dann zu, wenn die Arbitrationseinheiten, was bevorzugt ist, diskret (in Hardware) aufgebaut werden.

Das erfindungsgemäße Kontrollrechnersystem weißt bevorzugt redundante Vergleichseinheiten auf, die über den ersten Kommunikationskontroller an den Fahrzeugdatenbus angeschlossen sind.

In einer weiteren bevorzugten Ausführungsform deaktiviert die lokal zugeordnete erste Arbitrationseinheit bei einer Fehlfunktion eines der zugeordneten Kontrollrechner das Kontrollrechnersystem teilweise oder vollständig.

Weiterhin bevorzugt ist, dass die erste Arbitrationseinheit über die Busabschaltung den ersten Kommunikationskontroller an den Fahrzeugdatenbus an- oder abkoppelt.

In einer weiteren bevorzugten Ausführungsvariante weist die erste Arbitrationseinheit mindestens ein zusätzliches, vorzugsweise redundantes, Kommunikationsmittel zur Kommunikation mit mindestens der zweiten Arbitrationseinheit und/oder mit mindestens dem zweiten Kontrollrechnersystem und/oder mit mindestens einer weiteren Vergleichseinheit des zweiten Kontrollrechnersystems auf. Die Kommunikationsmittel sind vorzugsweise als Fehlerleitung ausgebildet, wobei optische oder drahtlose Kommunikationsmittel, z. B. Glasfaserleitungen, Sende-/ Empfangsdioden (z. B. Leuchtdioden, Laserdioden, Photodioden), Funkübertragung, etc, auch denkbare Ausführungsformen darstellen.

Eine bevorzugte Weiterbildung besteht darin, dass die erste Arbitrationseinheit mindestens eine Peripherieabschaltung aufweist, welche den Peripherietreiber aktivieren oder deak-

tivieren kann.

In einer weiteren bevorzugten Ausführungsform des erfindungsgemäßen Kontrollrechnersystems sind Peripherieelemente über ein Steuerbussystem mit dem Peripherietreiber verbunden.

Weiterhin bevorzugt ist, dass die erste Arbitrationseinheit in einem Fehlerfall über die Peripherieabschaltung den Peripherietreiber bzw. mindestens ein Peripherieelement deaktiviert.

Zur Steuerung der sicherheitskritischen Anwendungen werden in zunehmendem Maße Kontrollrechner benötigt, die in vielen Fällen in sog. elektronischen Steuergeräten untergebracht sind. Unter dem Begriff "Kontrollrechner" werden ganz allgemein Computersysteme wie z. B. Mikrocontroller verstanden, welche neben einer Zentralrecheneinheit (CPU) zusätzlich Speicher und Ein-/Ausgabefunktionen umfassen. "Mehrkernig" sind die Kontrollrechner dann, wenn sie zwei oder mehrere Zentralrecheneinheiten umfassen.

Ein weiterer Gegenstand der Erfindung ist daher die Verwendung des Rechnerverbunds gemäß Anspruch 9 in einem Fahrzeugkontrollrechner, wobei der Rechnerverbund Algorithmen zur Steuerung von Funktionen eines Kraftfahrzeugs umfasst.

Der Aufbau und die Funktion eines erfindungsgemäßen mehrkernigen Kontrollrechnersystems bzw. eines erfindungsgemäßen Rechnerverbundes wird in der nachfolgenden Beschreibung für eine bevorzugte Ausführungsform anhand der Fig. 1 erläutert.

Rechnerverbund 11 enthält zwei Rechnerblöcke 32 und 32'. Rechnerblöcke 32, 32' übergeben bzw. erhalten über Kommuni-

kationskontroller 29, 29' Daten an bzw. von einem Fahrzeugdatenbus 24 (z. B. CAN, Flexray, TTCAN, TTP). Diese Daten werden über Kommunikationseinrichtungen 31 an ein viertes Peripherieelement 26 (z. B. ein Aktuator) übergeben. Weiterhin werden auch Daten von einem dritten Peripherieelement 25 (z. B. ein Sensor) über den Fahrzeugdatenbus 24 an die Kommunikationskontroller 29, 29' übergeben. Die Rechnerblöcke 32, 32' erhalten auch Daten von Sensor 20 (z. B. Drucksensor oder Fahrdynamiksensor), die an dem jeweiligen Rechnerblock 32 oder 32' angeschlossen sind, bzw. übergeben Daten an Aktoren 20' (z. B. hydraulische Ventilspulen). Der innere Aufbau eines Rechnerblocks 32, 32' wird im weiteren anhand des ersten Rechnerblocks 32 erläutert, da der zweite Rechnerblock 32' des vorliegenden Beispiels praktisch identisch aufgebaut ist.

Rechnerblock 32 enthält einen ersten Chip 7 und einen zweiten Chip 27, wobei diese auf einem gemeinsamen Chipträger 28 angeordnet sind. Auf dem ersten Chip 7 ist ein erstes Kontrollrechnersystem 5, bestehend aus zwei zeitsynchron bzw. taktsynchron arbeitenden Kontrollrechnern 1, 2 angeordnet. Kontrollrechner 1, 2 weisen redundante Vergleichseinheiten 12, 13 auf, welche die Rechenergebnisse der Kontrollrechner 1, 2 miteinander vergleichen und diese an den auf dem ersten Chip 7 integrierten ersten Kommunikationskontroller 29 weitergeben. Stimmen die Rechenergebnisse nicht überein, so wird eine Fehlermeldung über zwei Fehlerleitungen 16, 18 an eine erste Arbitrationseinheit 9 übermittelt. Die erste Arbitrationseinheit 9 schaltet im Fehlerfall über Busabschaltung 23 den ersten Kommunikationskontroller 29 ab, so dass die fehlerhaften Daten der Kontrollrechner 1, 2 nicht mehr auf den Fahrzeugdatenbus 24 gelangen. Weiterhin schaltet die erste Arbitrationseinheit 9 im Fehlerfall über Peripherieabschaltung 21 Peripherietreiber 22, an dem der Sensor 20 und der Aktor 20' angeschlossen sind, ab.

Sensor 20 bzw. Aktor 20' sind über steuergerätspezifische Bussysteme 30 über den Peripherietreiber 22 an Rechnerblock 32 angeschlossen.

Rechnerverbund 11 ist aus zwei Rechnerblöcken 32, 32' gebildet, wobei dieser im Gegensatz zu den einzelnen Rechnerblöcken 32, 32' fehlertolerant arbeitet. Über die beiden Kommunikationskontroller 29, 29' werden die Daten der beiden Kontrollrechnersysteme 5, 6 in jeweils einem Zeitschlitz/fenster auf den Fahrzeugdatenbus 24 gesendet. Wenn eine der Arbitationseinheiten 9 oder 10 einen Rechenfehler in den Kontrollrechnersystemen 5 oder 6 feststellt, schaltet die Arbitationseinheit 9 oder 10 den betreffenden Kommunikationskontroller 29 oder 29' ab, so dass die Daten des falsch rechnenden Kontrollrechnersystems 5 oder 6 nicht mehr auf den Fahrzeugdatenbus 24 gelangen. Die an den Fahrzeugdatenbus 24 angeschlossenen Kommunikationseinrichtungen 31 sind hierbei in der Lage, selbständig die benötigten Daten aus dem übriggebliebenen Zeitschlitz/-fenster zu übernehmen.

#### Patentansprüche

- 1. Mehrkerniges redundantes Kontrollrechnersystem (5) für sicherheitskritische Anwendungen in Kraftfahrzeugen, dadurch gekennzeichnet, dass mindestens zwei Kontrollrechner (1, 2), welche neben jeweils einem Rechnerkern mit teil- oder vollredundanten Peripherieelementen und teil- oder vollredundanten Speicherelementen ausgestattet sind, auf einem gemeinsamen Chipträger (28) oder einem gemeinsamen Chip (7, 27) integriert sind, wobei die mindestens zwei Kontrollrechner (1, 2) mit mindestens einer gemeinsamen ersten Arbitrationseinheit (9), welche die Kontrollrechner (1, 2) auf eine Fehlfunktion hin überwacht, verbunden sind.
- 2. Kontrollrechnersystem nach Anspruch 1, dadurch gekennzeichnet, das zumindest die mindestens zwei Kontrollrechner (1, 2) eines Kontrollrechnersystems (5) taktsynchron arbeiten.
- 3. Kontrollrechnersystem nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass das Kontrollrechnersystem (5) redundante Vergleichseinheiten (12, 13) aufweist.
- 4. Kontrollrechnersystem nach mindestens einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass die lokal zugeordnete erste Arbitrationseinheit (9) bei einer Fehlfunktion eines der zugeordneten Kontrollrechner (1, 2) das Kontrollrechnersystem (5) teilweise oder vollständig deaktiviert.
- Kontrollrechnersystem nach mindestens einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass die erste Ar-

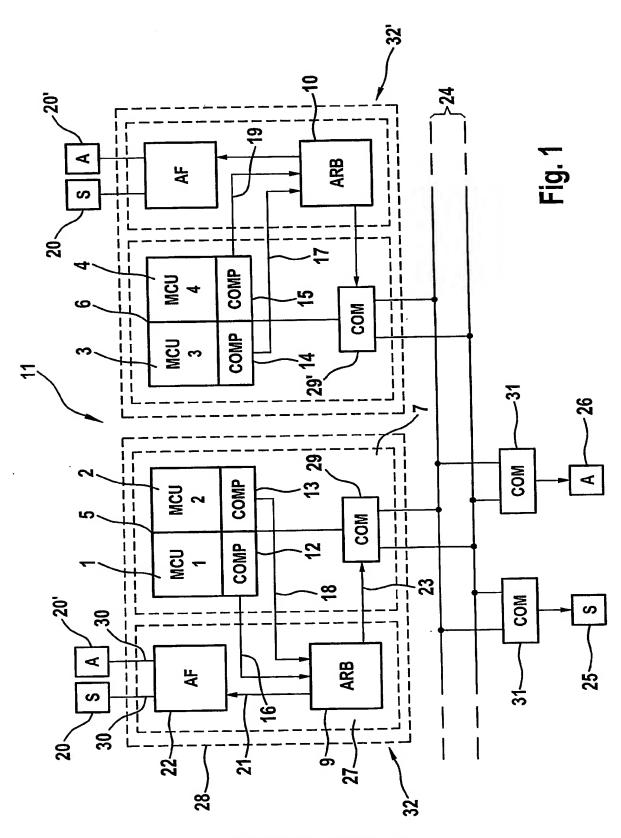
bitrationseinheit (9) über eine Busabschaltung (23) einen ersten Kommunikationskontroller (29) an einen Fahrzeugdatenbus (24) an- oder abkoppelt.

- 6. Kontrollrechnersystem nach mindestens einen der Ansprüche 1 bis 5, dadurch **gekennzeichnet**, dass die Arbitrationseinheit (9) mindestens eine Peripherieabschaltung (21) aufweist, welche einen Peripherietreiber (22) aktivieren oder deaktivieren kann.
- 7. Kontrollrechnersystem nach Anspruch 6, dadurch gekennzeichnet, dass Peripherieelemente (20, 20') über ein
  Steuerbussystem (30) mit dem Peripherietreiber (22) verbunden sind.
- 8. Kontrollrechnersystem nach mindestens einen der Ansprüche 2 bis 6, dadurch **gekennzeichnet**, dass die erste Arbitrationseinheit (9) in einem Fehlerfall über die Peripherieabschaltung (21) den Peripherietreiber (22) bzw. mindestens ein Peripherieelement (20, 20') deaktiviert.
- 9. Rechnerverbund (11) aus zwei oder mehreren Rechnerblöcken (32, 32'), dadurch gekennzeichnet, dass mindestens ein Rechnerblock (32, 32') zumindest zwei Kontrollrechner (1, 2) beinhaltet, welche neben jeweils einem Rechnerkern mit teil- oder vollredundanten Peripherieelementen und teil- oder vollredundanten Speicherelementen ausgestattet sind, wobei die Kontrollrechner (1, 2) und/oder die Rechnerblöcke (32, 32') auf einem gemeinsamen Chipträger (28) oder einem gemeinsamen Chip (7, 27) integriert sind.
- 10. Rechnerverbund (11) nach Anspruch 9, dadurch gekennzeichnet, dass mindestens ein, insbesondere alle Rech-

nerblöcke (32, 32') mindestens ein Kontrollrechnersystem (5) gemäß mindestens einem der Ansprüche 1 bis 8 enthalten.

11. Verwendung eines Rechnerverbunds (11) gemäß Anspruch 9 in einem Fahrzeugkontrollrechner.

1/1



**ERSATZBLATT (REGEL 26)** 

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G05B9/03

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Exertoric data base consulted during the international search (name of data base and, where practical, search terms used)

#### EPO-Internal

C. DOCUM	ENTS CONSIDERED TO BE RELEVANT	
Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
χ	DE 197 16 197 A (ITT MFG ENTERPRISES INC) 22 October 1998 (1998-10-22)	1-5,9-11
Υ	column 4, line 28 -column 6, line 31	6,8
Y	US 6 201 997 B1 (GIERS BERNHARD) 13 March 2001 (2001-03-13) column 3, line 50 - line 64	6,8
A	EP 0 840 225 A (HITACHI LTD) 6 May 1998 (1998-05-06) figure 64	1,9
Α	US 5 583 757 A (KANSE JOHANNES C ET AL) 10 December 1996 (1996-12-10) column 4, line 33 -column 8, line 30	1,9
Α	US 5 862 502 A (GIERS BERNHARD) 19 January 1999 (1999-01-19)	
	-/	

X Further documents are listed in the continuation of box C.	Patent family members are listed in annex.				
Special categories of cited documents:  A* document defining the general state of the art which is not considered to be of particular relevance  E* earlier document but published on or after the international filling date  L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  O' document referring to an oral disclosure, use, exhibition or other means  P* document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  "Y" document of particular relevance; the claimed invention cannot be considered to involve an invention step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.  "&" document member of the same patent family				
Date of the actual completion of the international search  1 April 2003	Date of mailing of the international search report  07/04/2003				
Name and mailing address of the ISA	Authorized officer				
European Patent Office, P.B. 5818 Patentlaan 2 NL 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Kelperis, K				

Form PCT/ISA/210 (second sheet) (July 1992)

## INTERNATIONAL SEARCH REPORT

Inter Conal Application No PCT/EP 02/13943

Citation of document, with indication, where appropriate, of the relevant passages  Relevant to claim to the relevant passages  Relevant to the re	
	No.
A EP 0 229 559 A (CIMSA SINTRA) 22 July 1987 (1987-07-22)	
	•

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

#### INTERNATIONAL SEARCH REPORT

formation on patent family members

Interminal Application No PCT/EP 02/13943

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
DE 19716197	Α	22-10-1998	DE DE WO EP	19716197 A 59804897 D 9848326 A 0976012 A	)1 (1	22-10-1998 29-08-2002 29-10-1998 02-02-2000
			JP	2001521661 T		06-11-2001
US 6201997	B1	13-03-2001	DE	19529434 A		13-02-1997
			DE	59602962 D 9706487 A		07-10-1999 20-02-1997
			WO EP	0843853 A		27-05-1998
			JP	11510925 T		21-09-1999
				11510925		
EP 0840225	Α	06-05-1998	JP	10133900 A	١	22-05-1998
			JΡ	10209830 A		07-08-1998
			JP	10214534 A	1	11-08-1998
			JP	10261762 A		29-09-1998
			DE	69718129 D		06-02-2003
			EP	1291740 A		12-03-2003
			EP	0840225 A	12 	06-05-1998
US 5583757	Α	10-12-1996	AU	4637593 <i>F</i>		03-03-1994
			DE		)1	02-01-1998
			DE		[2	10-06-1998
			EP	0654154		24-05-1995
			ES	2109507 1		16-01-1998 24-12-1998
			HK JP	1005213 <i>F</i> 8500686 T		23-01-1996
			MX	9304694		31-05-1994
			WO	9403846 A		17-02-1994
						00 06 1005
US 5862502	Α	19-01-1999	DE DE	4341082 <i>l</i> 59406518 [		08-06-1995 27-08-1998
			MO	9515518 /		08-06-1995
			WO EP	0731937		18-09-1996
			JP	9509269		16-09-1997
EP 0229559	Α	22-07-1987	FR EP	2591777 <i> </i> 0229559 <i> </i>		19-06-1987 22-07-1987
LI ULLJUJJ						

Form PCT/ISA/210 (patent family annex) (July 1992)

## INTERNATIONALER RECHERCHENBERICHT

pnales Aktenzeichen PC17EP 02/13943

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES IPK 7 G05B9/03 Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK B. RECHERCHIERTE GEBIETE Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) IPK 7 G05B Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evil. verwendete Suchbegriffe) EPO-Internal C. ALS WESENTLICH ANGESEHENE UNTERLAGEN Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile Betr. Anspruch Nr. Kategorie® 1-5,9-11 X DE 197 16 197 A (ITT MFG ENTERPRISES INC) 22. Oktober 1998 (1998-10-22) 6,8 Spalte 4, Zeile 28 -Spalte 6, Zeile 31 Y 6,8 US 6 201 997 B1 (GIERS BERNHARD) Y 13. März 2001 (2001-03-13) Spalte 3, Zeile 50 - Zeile 64 1,9 EP 0 840 225 A (HITACHI LTD) Α 6. Mai 1998 (1998-05-06) Abbildung 64 1,9 US 5 583 757 A (KANSE JOHANNES C ET AL) A 10. Dezember 1996 (1996-12-10) Spalte 4, Zeile 33 -Spalte 8, Zeile 30 US 5 862 502 A (GIERS BERNHARD) 19. Januar 1999 (1999-01-19) Siehe Anhang Patentfamilie Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu X entnehmen 'T' Spätere Veröffentlichung, die nach dem Internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Besondere Kategorien von angegebenen Veröffentlichungen \*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist \*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden \*L¹ Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erschelnen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeil beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist ausgeführt)

\*O' Veröffentlichung, die sich auf eine mündliche Offenbarung,
eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P' Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach
dem beanspruchten Prioritätsdatum veröffentlicht worden ist \*&" Veröffentlichung, die Mitglied derselben Patentfamilie ist Absendedatum des internationalen Recherchenberichts Datum des Abschlusses der internationalen Recherche 07/04/2003 1. April 2003 Bevollmächtigter Bediensteter Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tet (+31-70) 340-2040, Tx. 31 651 epo nl, Kelperis, K

Formblatt PCT/ISA/210 (Blatt 2) (Juli 1992)

Fax: (+31-70) 340-3016

## INTERNATIONALER RECHERCHENBERICHT

Intermediales Aktenzeichen
PCT/EP 02/13943

	ung) ALS WESENTLICH ANGESEHENE UNTERLAGEN	Betr. Anspruch Nr.
ategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	g Dell. Milapiddi Ni.
	EP 0 229 559 A (CIMSA SINTRA) 22. Juli 1987 (1987-07-22)	
		·
	·	

Formblatt PCT/ISA/210 (Fortsetzung von Blatt 2) (Juli 1992)

## INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichun die zur selben Patentfamilie gehören

Internationales Aktenzeichen
PCT/EP. 02/13943

lm Recherch jeführtes Pat	enbericht entdokument	Datum der Veröffentlichung		Mitglied(er) der Patentfamille		Datum der Veröffentlichung
DE 1971	6197 A	22-10-1998	DE	19716197 A	1	22-10-1998
DE 1971	0197 K	22 10 1330	DE		)1	29-08-2002
			WO	9848326 A	11	29-10-1998
			EP	0976012 A		02-02-2000
			ĴΡ	2001521661		06-11-2001
		13-03-2001	DE	 19529434 <i>/</i>		13-02-1997
US 6201	997 . B1	. 13-03-2001	DE	59602962		07-10-1999
				9706487		20-02-1997
•			MO			27-05-1998
			EP	0843853 /		
			JP	11510925	\ 	21-09-1999
EP 0840	225 A	06-05-1998	JP	10133900		22-05-1998
•			JP	10209830	A	07-08-1998
			JP	10214534	A	11-08-1998
			JP	10261762	Α	29-09-1998
			DE	69718129	D1	06-02-2003
			ΕP	1291740	A2	12-03-2003
			EP	0840225		06-05-1998
US 5583	3757 A	10-12-1996	AU	4637593	 A	03-03-1994
05 5505	,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	10 12 1000	DE A			02-01-1998
		•	DE		T2	10-06-1998
			EP	0654154		24-05-1995
			ES.	2109507		16-01-1998
			HK	1005213		24-12-1998
			JP	8500686		23-01-1996
			MX	9304694		31-05-1994
			MO	9403846		17-02-1994
		10.01.7000	D.E.	4341082		08-06-1995
US 586	2502 A	19-01-1999	DE	59406518		27-08-1998
			DE			08-06-1995
			MO	9515518		18-09-1996
			EP	0731937		
			JP	95 <b>09269</b>	T	16-09-1997
EP 022	9559 A	22-07-1987	FR	2591777		19-06-1987
			EP	0229559	A 1	22-07-1987

Formblatt PCT/ISA/210 (Anhang Patentlamitie)(Juli 1992)

THIS PAGE BLANK (USPTO)

# This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS
THAGE CUT OFF AT TOP, BOTTOM OR SIDES
☐ FADED TEXT OR DRAWING
☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
☐ SKEWED/SLANTED IMAGES
☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
☐ GRAY SCALE DOCUMENTS
LINES OR MARKS ON ORIGINAL DOCUMENT
☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
□ OTHER.

## IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)